

Intel presenta i più grandi cambiamenti architetturali per CPU, GPU e IPU nel passaggio alla nuova generazione

Intel dà il via a una nuova era di computing per data center, edge e client nei carichi di lavoro e le sfide del futuro

19 agosto 2021 — All'Intel Architecture Day 2021, Raja Koudri e gli architetti di Intel hanno fornito dettagli su due nuove architetture core x86, sulla prima architettura ibrida ad alte prestazioni di Intel, nome in codice "Alder Lake", con lo scheduler di carichi di lavoro intelligente Intel® Thread Director; su "Sapphire Rapids", il processore Intel® Xeon® Scalable di nuova generazione per i data center; su nuove IPU (infrastructure processing unit) e nuove architetture grafiche di prossima presentazione, comprese le microarchitetture X^e HPG e X^e HPC, oltre ai SoC Alchemist e Ponte Vecchio.

Queste nuove architetture saranno alla base di prodotti ad alte prestazioni di prossima introduzione e pongono le basi per una nuova era di innovazioni di Intel mirate a rispondere alla crescente esigenza a livello globale di maggiore potenza di calcolo.

Raja Koduri ha parlato dell'importanza degli avanzamenti nelle architetture per soddisfare questa domanda: "L'architettura è un'alchimia di hardware e software. Riunisce i migliori transistor per un dato motore, li collega per mezzo di un packaging avanzato, integra un'elevata ampiezza di banda e cache a bassa potenza equipaggiandole con memorie ad alta capacità e grande ampiezza di banda, e interconnessioni scalabili a bassa latenza per ottenere cluster di calcolo ibridi in un singolo pacchetto, assicurando inoltre che tutto il software sia in grado di accelerare senza interruzioni. Le innovazioni che abbiamo annunciato oggi dimostrano come l'architettura soddisferà l'enorme domanda di prestazioni di calcolo, in un momento in cui i carichi di lavoro nei data center e nei desktop crescono e diventano più complessi e diversificati che mai".

Core x86

Efficient-core

La nuova microarchitettura Intel Efficient-core, precedentemente nota con il nome in codice "Gracemont", è progettata per l'efficienza del throughput e consente prestazioni multithread scalabili per il multitasking moderno. Questa è la microarchitettura x86 più efficiente di Intel con una superficie di silicio importante che consente ai carichi di lavoro multicore di scalare con il numero di core. Offre anche un'ampia gamma di frequenze. La microarchitettura e una progettazione mirata consentono a Efficient-core di funzionare a bassa tensione per ridurre il consumo energetico complessivo, creando al contempo il margine di potenza per operare a frequenze più elevate. Ciò consente a Efficient-core di aumentare le prestazioni per carichi di lavoro più impegnativi.

Efficient-core utilizza una varietà di innovazioni tecniche per dare priorità ai carichi di lavoro senza sprecare potenza di calcolo e incrementare le prestazioni con funzionalità che migliorano le istruzioni per ciclo (IPC), tra cui:

- 5.000 entry branch target cache per una più accurata branch prediction
- Cache di istruzioni da 64 kilobyte per mantenere vicine le istruzioni utili senza consumare la potenza del sottosistema di memoria
- Il primo decodificatore di lunghezza delle istruzioni on-demand di Intel che genera informazioni pre-decodifica
- Decodificatore out-of-order in cluster di Intel che consente di decodificare fino a sei istruzioni per ciclo mantenendo l'efficienza energetica
- Un ampio back-end con allocazione 5-wide e ritiro da 8-wide, 256 entry out-of-order window e 17 porte di esecuzione
- Robuste funzionalità di sicurezza che supportano la tecnologia Intel per l'applicazione del flusso di controllo e la protezione del reindirizzamento della tecnologia di virtualizzazione Intel
- L'implementazione di AVX ISA, insieme a nuove estensioni per supportare le operazioni integrali di intelligenza artificiale (AI)

Rispetto al core della CPU Skylake, nelle prestazioni a thread singolo, la più prolifica microarchitettura di Intel per le unità di elaborazione centrale, Efficient-core, raggiunge il 40% in più di prestazioni a pari potenza oppure offre le stesse prestazioni consumando meno del 40% dell'energia¹. Per le prestazioni di throughput, quattro core Efficient offrono l'80% in più di prestazioni pur consumando meno energia rispetto a due core Skylake che eseguono quattro thread o le stesse prestazioni di throughput consumando l'80% in meno di energia.¹

Performance-core

La nuova microarchitettura Performance-core di Intel, precedentemente nota con il nome in codice "Golden Cove", è progettata per la velocità e riduce ulteriormente la latenza aumentando le prestazioni delle applicazioni a thread singolo. I carichi di lavoro sono sostenuti da codici sempre più complessi e richiedono maggiori capacità di esecuzione. Anche i dataset crescono enormemente insieme ai requisiti di ampiezza di banda dei dati. La nuova microarchitettura Performance-core di Intel offre un significativo aumento delle prestazioni per tutti gli usi e un migliore supporto per applicazioni sostenute da codice di grandi dimensioni.

Performance core presenta un'architettura più ampia, profonda e intelligente:

- Più ampia: sei decoder (due in più); μ op cache 8-wide (rispetto a sei); allocazione da sei (rispetto a cinque); 12 porte di esecuzione (rispetto a 10)
- Più profonda: file di registro più grandi; file di registro fisico più grandi; buffer di riordino più profondo con 512 voci
- Più intelligente: migliore accuratezza della branch prediction; latenza L1 effettiva ridotta; ottimizzazioni dell'ampiezza di banda predittiva di scrittura completa in L2

Il Performance core è la CPU a più alte prestazioni mai costruita da Intel. Migliora le prestazioni di latenza e delle applicazioni single-thread grazie a:

- Un miglioramento del Geomean di circa il 19% su un'ampia gamma di carichi di lavoro rispetto all'attuale architettura del processore Intel® Core™ di undicesima generazione (Cypress Cove) a frequenza ISO per prestazioni generiche¹
- Esposizione per un maggiore parallelismo e un aumento del parallelismo in esecuzione
- Intel® Advanced Matrix Extensions, l'acceleratore AI integrato di nuova generazione, per l'inferenza del deep learning e maggiori prestazioni nelle istruzioni. Include hardware dedicato e una nuova architettura del set di istruzioni per eseguire operazioni di moltiplicazione di matrici significativamente più velocemente.
- Latenza ridotta e maggiore supporto per applicazioni di grandi dimensioni di dati e codice di grandi dimensioni

Client

Alder Lake Client SoC

L'architettura client di nuova generazione di Intel, nome in codice Alder Lake, è la prima architettura ibrida ad alte prestazioni di Intel e per la prima volta integra due tipi di core: Performance-core ed Efficient-core, per prestazioni significative su tutti i tipi di carico di lavoro. Alder Lake è basato sul processo Intel 7 e supporta la memoria più recente e l'I/O più veloce.

Alder Lake offrirà prestazioni incredibili in grado di adattarsi a tutti i segmenti di client, dai laptop ultraportatili ai desktop per appassionati e uso professionale, sfruttando un'unica architettura SoC (system-on-chip) altamente scalabile con tre punti chiave di progettazione:

- Un desktop con socket a due chip con prestazioni elevate, efficienza energetica, memoria e I/O
- Un pacchetto BGA mobile ad alte prestazioni che aggiunge immagini, grafica Xe più grande e connettività Thunderbolt 4
- Un packaging sottile, a basso consumo e alta densità con I/O e alimentazione ottimizzati

La complessità di costruire un'architettura così altamente scalabile consiste nel soddisfare le incredibili richieste di ampiezza di banda degli agenti di elaborazione e I/O senza compromettere la potenza. Per risolvere questa sfida, Intel ha progettato tre fabric indipendenti, ciascuno con un'euristica in tempo reale basata sulla domanda:

- La fabric di calcolo può supportare fino a 1.000 gigabyte al secondo (GBps), ovvero 100 GBps per core o per cluster e collega i core e la grafica alla memoria tramite la cache di ultimo livello

- Presenta un'elevata gamma di frequenza dinamica ed è in grado di selezionare dinamicamente il percorso dei dati per la latenza rispetto all'ottimizzazione della larghezza di banda in base ai carichi di fabric effettivi
- Regola dinamicamente la politica della cache di ultimo livello, inclusiva o non inclusiva, in base all'utilizzo
- La fabric I/O supporta fino a 64 GBps, collegando i diversi tipi di I/O e dispositivi interni e può cambiare velocità senza interruzioni senza interferire con il normale funzionamento di un dispositivo, selezionando la velocità della fabric in modo che corrisponda alla quantità richiesta di trasferimento dati
- La fabric di memoria può fornire fino a 204 GBps di dati e ridimensionare dinamicamente la larghezza e la velocità del bus per supportare più punti operativi per ampiezza di banda elevata, bassa latenza o basso consumo

Intel Thread Director

Perché i Performance-core e gli Efficient-core possano funzionare senza soluzione di continuità con il sistema operativo, Intel ha sviluppato una tecnologia di pianificazione migliorata denominata Intel Thread Director. Integrato direttamente nell'hardware, Thread Director fornisce telemetria di basso livello sullo stato del core e il mix di istruzioni del thread, consentendo al sistema operativo di posizionare il thread giusto sul core giusto al momento giusto. Thread Director è dinamico ed è in grado di adattare le decisioni di pianificazione in base alle esigenze di calcolo in tempo reale, piuttosto che attraverso un semplice approccio statico basato su regole.

Tradizionalmente, il sistema operativo prendeva decisioni in base ai limitati dati statistici disponibili, ad esempio attività in primo piano e in background. Thread Director aggiunge una nuova dimensione:

- Utilizzando la telemetria hardware per indirizzare i thread che richiedono prestazioni più elevate al giusto Performance-core in quel momento
- Monitorando mix di istruzioni, lo stato del core e di altri dati di telemetria relativi alla microarchitettura a livello capillare, che aiutano il sistema operativo a prendere decisioni di pianificazione più intelligenti
- Ottimizzando il Thread Director per le migliori prestazioni su Windows 11 grazie alla collaborazione con Microsoft
- Estendendo l'API PowerThrottling, che consente agli sviluppatori di specificare in modo esplicito attributi di qualità del servizio per i propri thread
- Applicando una nuova classificazione EcoQoS che informa lo scheduler se il thread preferisce l'efficienza energetica (tali thread vengono schedulati su Efficient-core)

Microarchitettura X^e HPG e SoC Alchemist

X^e HPG è una nuova microarchitettura grafica dedicata progettata per adattarsi a prestazioni più elevate per i carichi di lavoro di gaming e creazione di contenuti. La microarchitettura X^e HPG è alla base della famiglia dei SoC (System on Chip) Alchemist e i primi prodotti correlati arriveranno sul mercato nel primo trimestre del 2022 con il marchio

Intel[®] Arc™. La microarchitettura X^e HPG presenta un nuovo X^e-core, un elemento incentrato sul calcolo, programmabile e scalabile.

La roadmap della grafica per client include SoC Alchemist (precedentemente noto come DG2), Battlemage, Celestial e Druid. Nel corso della presentazione, Intel ha fornito dettagli di microarchitettura e demo in esecuzione su un SoC Alchemist di pre-produzione, mostrando un gameplay reale, un test di integrità dell'Unreal Engine 5 e una nuova tecnologia di supercampionamento basata su computing neurale chiamata X^eSS.

I SoC Alchemist, basati sulla microarchitettura X^e HPG, sono progettati per offrire grande scalabilità ed efficienza di calcolo con caratteristiche architetturali quali:

- Fino a otto sezioni di rendering con funzione fissa progettata per DirectX 12 Ultimate
- Nuovi X^e-core con 16 motori vettoriali e 16 motori a matrice (denominati XMX – X^e Matrix eXtensions), cache e memoria locale condivisa
- Nuove unità di ray tracing con supporto per DirectX Raytracing (DXR) e Vulkan Ray Tracing
- Aumento della frequenza di 1,5 volte e miglioramento delle prestazioni/watt di 1,5 volte rispetto alla microarchitettura X^e LP grazie a una combinazione di architettura, progettazione logica, progettazione di circuiti, tecnologia di processo e ottimizzazioni del software¹
- Costruito sul nodo di processo N6 di TSMC

Alla base della grafica Intel c'è un approccio basato sul software:

- L'architettura X^e è progettata in stretta collaborazione con gli sviluppatori, allineandosi agli standard del settore
- La prima GPU di Intel dà la priorità alle prestazioni e alla qualità grazie a un design del driver che copre prodotti grafici integrati e discreti in una base di codice unificata
- Intel ha completato una riprogettazione dei componenti principali del driver grafico, in particolare il gestore di memoria e il compilatore, con conseguente miglioramento del throughput del 15% (e fino all'80%) per i titoli legati alla CPU e tempi di caricamento del gioco migliorati del 25%

X^eSS

X^eSS sfrutta l'accelerazione XMX AI integrata di Alchemist per offrire una nuova tecnologia di upscaling che consente immagini ad alte prestazioni e ad alta fedeltà. Utilizza il deep learning per sintetizzare immagini che si avvicinano alla qualità del rendering nativo ad alta risoluzione. Con X^eSS, i giochi che sarebbero riproducibili solo con impostazioni di qualità inferiore o risoluzioni inferiori possono funzionare senza problemi con impostazioni e risoluzioni di qualità superiore.

- X^eSS funziona ricostruendo i dettagli dei subpixel dai pixel adiacenti, nonché dai fotogrammi precedenti con compensazione del movimento
- La ricostruzione viene eseguita da una rete neurale addestrata per offrire prestazioni elevate e grande qualità, con un aumento delle prestazioni fino al doppio¹

- X^eSS offre il supercampionamento basato su intelligenza artificiale su un ampio set di hardware, inclusa la grafica integrata, sfruttando il set di istruzioni DP4a
- Diversi sviluppatori di giochi sono impegnati su X^eSS, e l'SDK per la versione XM^X iniziale sarà disponibile per gli ISV questo mese, con la versione DP4a disponibile entro la fine dell'anno

Data Center

Processore Intel Xeon Scalable di nuova generazione (nome in codice "Sapphire Rapids")

Sapphire Rapids rappresenta il più grande miglioramento della piattaforma per data center di Intel. Il processore offre elevate prestazioni di elaborazione per utilizzi dinamici e sempre più impegnativi dei data center ed è ottimizzato sui carichi di lavoro per offrire prestazioni elevate su modelli di elaborazione elastici come cloud, microservizi e intelligenza artificiale.

Il cuore di Sapphire Rapids è un'architettura SoC modulare a più livelli che sfrutta la tecnologia di packaging EMIB (embedded multi-die interconnect bridge) di Intel per offrire un'elevata scalabilità mantenendo i vantaggi di un'interfaccia CPU monolitica. Sapphire Rapids fornisce un'unica architettura di accesso alla memoria unificata bilanciata, con ogni thread che ha accesso completo a tutte le risorse su tutti i livelli, inclusi cache, memoria e I/O. Il risultato offre un'ampiezza di banda a bassa latenza costante e ad alta sezione trasversale sull'intero SoC.

Sapphire Rapids è basato sulla tecnologia di processo Intel 7, presenta la nuova microarchitettura Performance-core di Intel, progettata per la velocità e migliora le prestazioni delle applicazioni a bassa latenza e a thread singolo.

Sapphire Rapids offre più ampia la gamma di acceleratori per data center del settore, tra cui una nuova architettura del set di istruzioni e IP integrato per migliorare le prestazioni nella più ampia gamma di carichi di lavoro e utilizzi dei clienti. I nuovi motori di accelerazione integrati includono:

- **Intel® Accelerator Interfacing Architecture (AIA)** – Supporta l'invio efficiente, la sincronizzazione e la segnalazione ad acceleratori e dispositivi
- **Intel® Advanced Matrix Extensions (AMX)** – Un nuovo motore di accelerazione del carico di lavoro introdotto in Sapphire Rapids che offre un'enorme velocità di calcolo del tensore al centro degli algoritmi di deep learning. Può fornire un aumento delle capacità di elaborazione con 2K INT8 e 1K BFP16 operazioni per ciclo. Utilizzando il primo Sapphire Rapids, i micro benchmark interni ottimizzati per la moltiplicazione delle matrici vengono eseguiti 7 volte più velocemente utilizzando le nuove estensioni del set di istruzioni Intel AMX rispetto a una versione dello stesso micro benchmark utilizzando le istruzioni Intel AVX-512 VNNI, offrendo sostanziali miglioramenti delle prestazioni tra i carichi di lavoro AI per entrambi formazione e inferenza

- **Intel® Data Streaming Accelerator (DSA)** – Progettato per scaricare le più comuni attività di migrazione dei dati, che causano il sovraccarico riscontrato nelle implementazioni su scala di data center. Intel DSA migliora l'elaborazione di queste attività migliorando le prestazioni complessive del carico di lavoro spostando i dati tra CPU, memoria e cache, nonché tutta la memoria collegata, l'archiviazione e i dispositivi di rete

Questi miglioramenti nell'architettura consentono a Sapphire Rapids di offrire grandi prestazioni pronte all'uso per la più ampia gamma di carichi di lavoro e modelli di distribuzione nel cloud, data center, rete e dispositivi edge intelligenti. Il processore è costruito per supportare le transizioni tecnologiche del settore con memoria avanzata e I/O di nuova generazione, incluse le tecnologie PCIe 5.0, CXL 1.1, DDR5 e HBM.

Infrastructure Processing Unit (IPU)

La IPU è un dispositivo di rete programmabile progettato per consentire ai fornitori di servizi cloud e di comunicazione di ridurre il sovraccarico e liberare le prestazioni per le CPU.

L'architettura basata su IPU di Intel ha diversi importanti vantaggi:

- La netta separazione delle funzioni dell'infrastruttura e del carico di lavoro consente ai tenant di assumere il pieno controllo della CPU
- L'operatore cloud può ridurre il carico di attività dell'infrastruttura sull'IPU, massimizzando l'utilizzo della CPU e le entrate
- Le IPU possono gestire il traffico di storage, riducendo la latenza utilizzando in modo efficiente la capacità di storage tramite un'architettura server senza dischi. Con una IPU, i clienti possono utilizzare meglio le risorse con una soluzione sicura, programmabile e stabile che consente loro di bilanciare elaborazione e archiviazione

Riconoscendo il fatto che non esiste una singola formula per tutto, Intel ha approfondito l'approccio alla propria architettura di IPU introducendo i seguenti nuovi prodotti, tutti progettati per rispondere alle complessità dei data center diversificati e dispersi.

Mount Evans è la prima IPU ASIC di Intel, progettata e sviluppata di pari passo con un fornitore di servizi cloud di prim'ordine e integra gli insegnamenti di più generazioni di SmartNIC FPGA.

- Pronto per l'hyperscale, offre offload della virtualizzazione dello storage e della rete ad alte prestazioni mantenendo un alto livello di controllo
- Fornisce un motore di elaborazione dei pacchetti programmabile che consente casi d'uso quali firewall e routing virtuale
- Implementa un'interfaccia di storage NVMe con accelerazione hardware scalata dalla tecnologia Intel Optane per emulare i dispositivi NVMe
- Implementa l'accelerazione avanzata di crittografia e compressione, sfruttando la tecnologia Intel® Quick Assist ad alte prestazioni

- Può essere programmato utilizzando ambienti software esistenti e comunemente utilizzati, inclusi DPDK, SPDK; e la pipeline può essere configurata utilizzando il linguaggio di programmazione P4 introdotto dalla Barefoot Switch Division di Intel

Oak Springs Canyon è una piattaforma IPU realizzata con Intel[®] Xeon-D e Intel[®] Agilex[™] FPGA, l'FPGA leader del settore in termini di potenza, efficienza e prestazioni, per:

- Scaricare funzioni di virtualizzazione della rete come lo switch virtuale aperto (OVS) e funzioni di archiviazione come NVMe over fabric e RoCE v2, presenta un blocco crittografico rinforzato che fornisce un'interfaccia di rete Ethernet 2x 100 gigabit più sicura e ad alta velocità
- Consentire ai partner e ai clienti di Intel di personalizzare le proprie soluzioni con Intel Open FPGA Stack, un'infrastruttura software e hardware scalabile e accessibile all'origine
- Essere programmati utilizzando ambienti software esistenti e comunemente distribuiti, inclusi DPDK e SPDK, che sono stati ottimizzati su x86

La piattaforma di sviluppo dell'accelerazione **Intel N6000**, nome in codice "Arrow Creek", è una SmartNIC progettata per l'uso con server basati su Xeon. È dotata di:

- Agilex FPGA di Intel, l'FPGA leader del settore in termini di potenza, efficienza e prestazioni; Controller Intel Ethernet serie 800 per accelerazione di rete 100 gigabit ad alte prestazioni
- Supporto per diversi carichi di lavoro infrastrutturali che consentono ai provider di servizi di comunicazione (CoSP) di offrire carichi di lavoro flessibili e accelerati come Juniper Contrail, OVS e SRv6, sulla base del successo di Intel PAC-N3000, che è già implementato in alcuni dei principali CoSP del mondo

X^e HPC e Ponte Vecchio

Ponte Vecchio, basato sulla microarchitettura X^e HPC, è leader di settore in termini di FLOPS e densità di elaborazione per accelerare AI, HPC e carichi di lavoro di analisi avanzata. Intel ha rilasciato informazioni sul blocco IP della microarchitettura X^e HPC; inclusi otto motori Vector e Matrix (denominati XMX – X^e Matrix eXtensions) per X^e-core; la suddivisione e lo stack delle informazioni, e informazioni sui tile, inclusi i nodi di processo per i tile Compute, Base e X^e Link. Intel ha dimostrato che il primo chip Ponte Vecchio offre prestazioni ai vertici del settore, stabilendo record sia in termini di inferenza che di throughput di formazione su un benchmark Aldi utilizzo comune¹. Le prestazioni del chip A0 di Intel forniscono un throughput superiore a 45 TFLOPS FP32, superiore a 5 Larghezza di banda del tessuto di memoria TBps e ampiezza di banda di connettività superiore a 2 TBps. Intel ha inoltre condiviso una demo che mostra le prestazioni di inferenza di ResNet di oltre 43.000 immagini al secondo e superiori a 3.400 immagini al secondo con la formazione ResNet, entrambi dati ai vertici delle prestazioni.¹

Ponte Vecchio è composto da diversi elementi complessi che si manifestano in tile, che vengono poi assemblati attraverso un tile EMIB che consente un collegamento a basso

consumo e alta velocità tra i tile. Questi sono assemblati nel package Foveros che crea lo stacking 3D di silicio attivo per l'alimentazione e la densità di interconnessione.

Un'interconnessione MDFI ad alta velocità consente di aumentare la scalabilità da uno a due stack.

Compute Tile è un package denso di core X^e e rappresenta il cuore di Ponte Vecchio.

- Un tile ha otto core X^e per un totale di 4 MB di cache L1 e rappresenta la chiave per fornire un'elaborazione efficiente dal punto di vista energetico
- Basato sulla tecnologia di processo più avanzata di TSMC, N5
- Intel ha aperto la strada con la configurazione dell'infrastruttura di progettazione, i flussi di strumenti e la metodologia per poter testare e verificare i tile per questo nodo
- Il tile ha un bump pitch estremamente stretto di 36 micron per lo stacking 3D con Foveros

Base Tile è il tessuto connettivo di Ponte Vecchio. È un die di grandi dimensioni costruito su Intel 7 ottimizzato per la tecnologia Foveros.

- Il Base Tile è il punto in cui tutti i complessi I/O e i componenti a elevata ampiezza di banda si uniscono all'infrastruttura SoC: PCIe Gen5, memoria HBM2e, collegamenti MDFI per collegare tile-to-tile e bridge EMIB
- La connessione 3D ad altissima ampiezza di banda con un'elevata interconnessione 2D e una bassa latenza consentono a questa macchina una connettività infinita
- Il team di sviluppo di Intel ha lavorato per soddisfare i requisiti di ampiezza di banda, bump pitch e integrità del segnale

X^e Link Tile fornisce la connettività fra GPU che supportano otto link per tile.

- Fondamentale per lo scale-up di HPC e AI
- Rivolto ai più veloci SerDes supportati in Intel – fino a 90G
- Questo tile è stato aggiunto per consentire la soluzione di scale-up per il supercomputer exascale Aurora

Ponte Vecchio è in produzione, in fase di validazione, ed è partita la fase di sampling limitata verso i clienti. Sarà presentato nel 2022 per i mercati HPC e AI.

oneAPI

L'iniziativa di settore oneAPI fornisce uno stack software unificato aperto e basato su standard, cross-architecture e cross-vendor, liberando gli sviluppatori dalla necessità di utilizzare linguaggi proprietari e modelli di programmazione. Ora sono disponibili implementazioni di librerie Data Parallel C++ (DPC++) e oneAPI per GPU Nvidia, GPU AMD e CPU Arm. oneAPI è ampiamente adottato da produttori di software indipendenti (ISV), fornitori di sistemi operativi, utenti finali e dal mondo accademico. I leader del settore stanno contribuendo all'evoluzione delle specifiche per supportare ulteriori casi d'uso e architetture. Intel ha anche un'offerta di prodotti professionali, compreso il toolkit di base

oneAPI di base, che aggiunge compilatori, analizzatori, debugger e strumenti di porting oltre al linguaggio e alle librerie delle specifiche.

oneAPI offre compatibilità tra architetture, migliorando la produttività e la capacità di innovazione degli sviluppatori:

- Vi sono più di 200.000 installazioni uniche dei toolkit oneAPI di Intel
- Più di 300 applicazioni implementate nel mercato utilizzano il modello di programmazione unificato di oneAPI
- Più di 80 applicazioni HPC e AI funzionano sulla microarchitettura X^e HPC utilizzando Intel oneAPI Toolkit
- La versione provvisoria delle specifiche 1.1 rilasciata a maggio aggiunge nuove interfacce grafiche per carichi di lavoro di deep learning e librerie di ray tracing avanzate e dovrebbe essere finalizzata entro la fine dell'anno

Informazioni su Intel

Intel (Nasdaq: INTC) è un'azienda leader di settore che crea tecnologia in grado di cambiare il mondo, rendendo possibile il progresso globale e arricchendo la vita delle persone. Lavora costantemente, ispirata dalla Legge di Moore, per portare avanzamenti nella progettazione e nella produzione di semiconduttori che aiutano i clienti ad affrontare le loro più grandi sfide. Intel sprigiona la potenza dei dati per trasformare in meglio le imprese e la società, integrando intelligenza nel cloud, nella rete, nell'edge e in ogni tipologia di dispositivo informatico. Per sapere di più sulle innovazioni di Intel, è possibile visitare i siti web newsroom.intel.com and intel.com.

© Intel Corporation. Intel, the Intel logo and other Intel marks are trademarks of Intel Corporation or its subsidiaries. Other names and brands may be claimed as the property of others.

1 For workloads and configurations visit www.intel.com/ArchDay21claims. Results may vary.

Notices & Disclaimers

Performance varies by use, configuration and other factors. Learn more at www.intel.com/PerformanceIndex. Performance results are based on testing as of dates shown in configurations and may not reflect all publicly available updates. See www.intel.com/ArchDay21claims for configuration details. No product or component can be absolutely secure.

All product plans and roadmaps are subject to change without notice. Results that are based on pre-production systems and components as well as results that have been estimated or simulated using an Intel Reference Platform (an internal example new system), internal Intel analysis or architecture simulation or modeling are provided to you for informational purposes only. Results may vary based on future changes to any systems, components, specifications, or configurations. Intel technologies may require enabled hardware, software or service activation.

Code names are used by Intel to identify products, technologies, or services that are in development and not publicly available. These are not "commercial" names and not intended to function as trademarks.

Statements that refer to future plans and expectations are forward-looking statements that involve a number of risks and uncertainties. Words such as "anticipates," "expects," "intends," "goals," "plans," "believes," "seeks," "estimates," "continues," "may," "will," "would," "should," "could," and variations of such words and similar expressions are intended to identify such forward-looking statements. Statements that refer to or are based on estimates, forecasts, projections, uncertain events or assumptions, including statements relating to future products and technology and the expected availability and benefits of such products and technology, market

opportunity, and anticipated trends in our businesses or the markets relevant to them, also identify forward-looking statements. Such statements are based on management's current expectations and involve many risks and uncertainties that could cause actual results to differ materially from those expressed or implied in these forward-looking statements. Important factors that could cause actual results to differ materially from the company's expectations are set forth in Intel's reports filed or furnished with the Securities and Exchange Commission (SEC), including Intel's most recent reports on Form 10-K and Form 10-Q, available at Intel's investor relations website at www.intc.com and the SEC's website at www.sec.gov. Intel does not undertake, and expressly disclaims any duty, to update any statement made in this presentation, whether as a result of new information, new developments or otherwise, except to the extent that disclosure may be required by law.

Intel does not control or audit third-party data. You should consult other sources to evaluate accuracy.